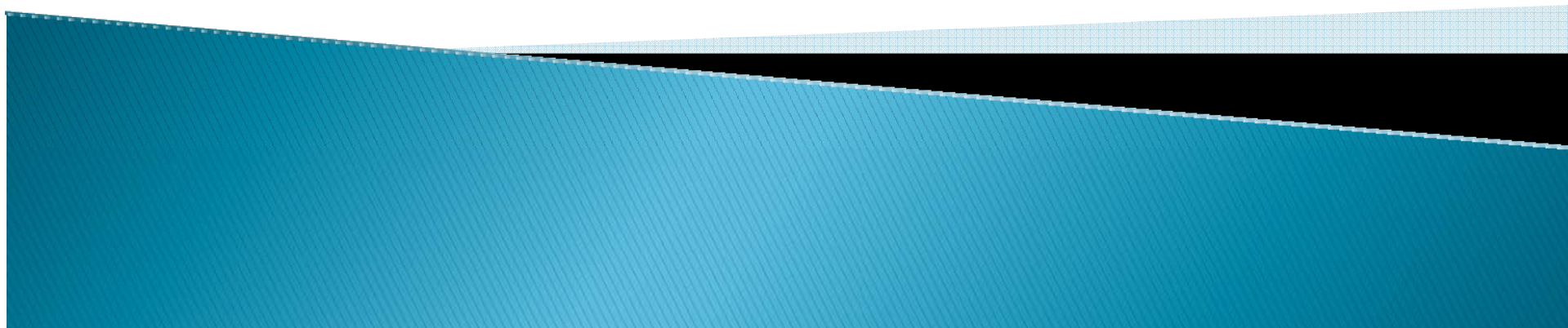


CP测试数据分析手段简介

By 关华



CP测试结果的优缺点

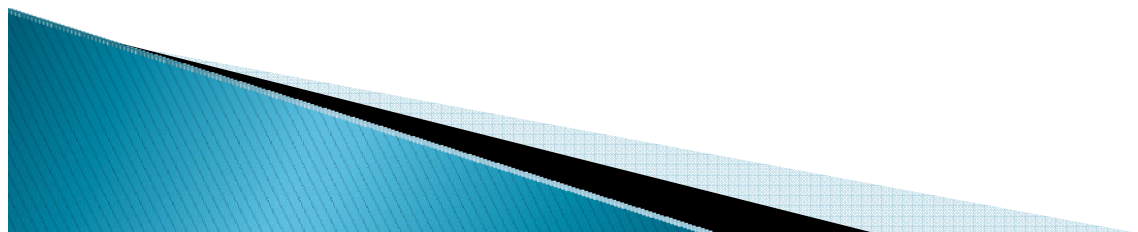
与FT测试相比，CP测试结果：

优点：

- 能够接触和测试到一些内部的管脚
- 排除封装对芯片性能和良率的影响，更直接反映FAB工艺
- 能够了解到芯片在wafer上位置和良率的关系，从而了解工艺条件对良率的影响

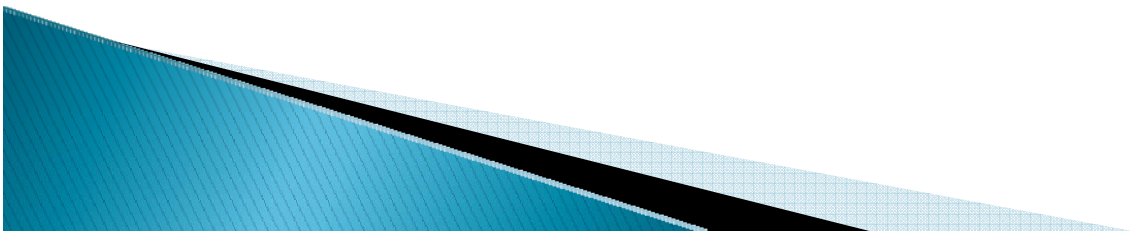
缺点：

- 一些高速、高精度的信号难以测量，或者测量成本很高
- 测试精度不如FT测试



CP测试数据确认内容

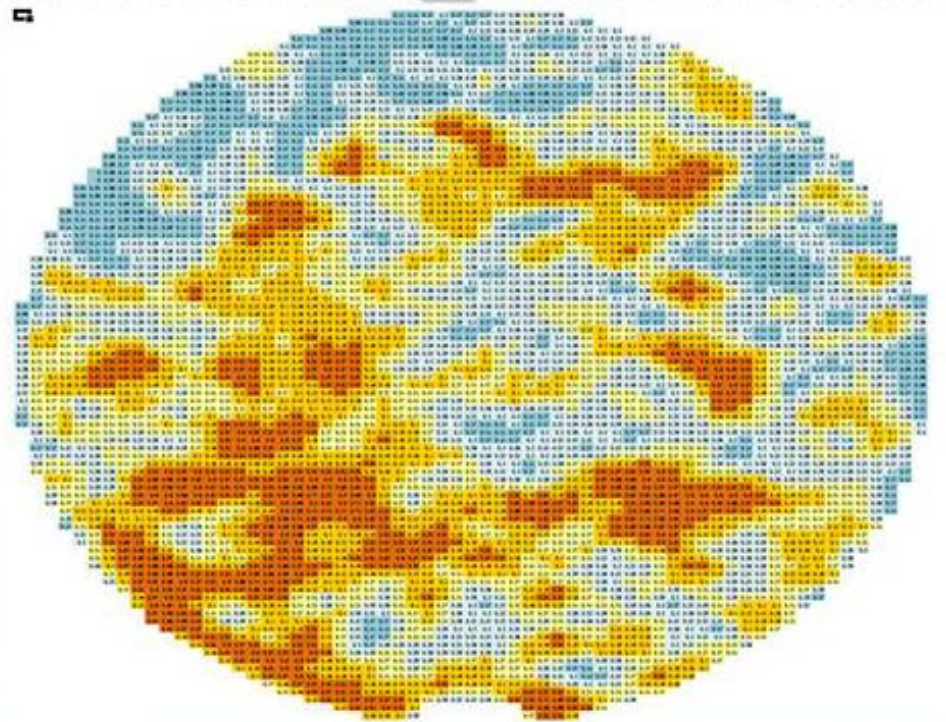
- ▶ 产品整体良率
- ▶ 产品分bin的比例
- ▶ 重要测试项的测试结果数据



CP数据分析手段

面内分布一致性确认

确认良率、参数在Wafer面内的分布情况，这通常是反映FAB工艺水平的重要依据。由于单枚Wafer的参数分布存在较大随机性，所以通常我们需要把多枚的Wafer测试数据进行叠加和平均然后可以较精准确认分布情况

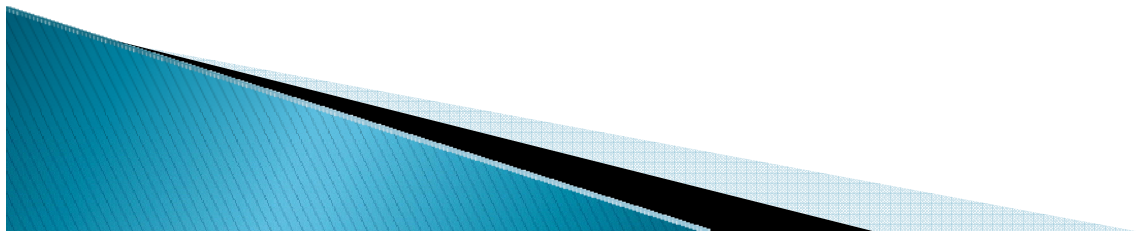


CP数据分析手段

面间分布一致性确认

确认在一个LOT内25枚Wafer各自的良率、参数的平均值及变化。这个通常也反映了FAB工艺在同一LOT内的稳定性。通常需要确认：

- ▶ 平均值
- ▶ 数据分布范围
- ▶ 分布方差及Cp、Cpk
- ▶ 是否有突发异常
- ▶ 是否有周期性起伏变化

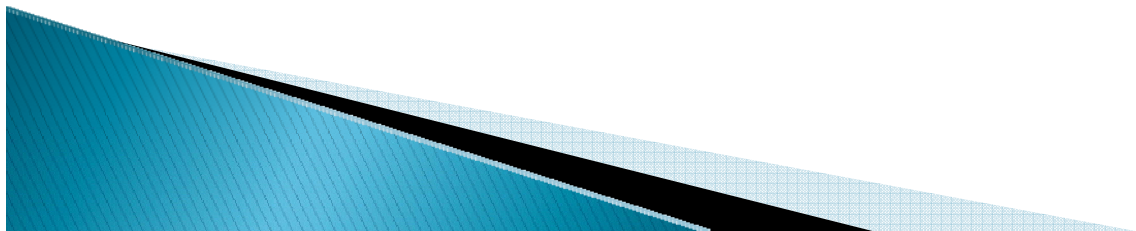


CP数据分析手段

LOT间分布一致性确认

追踪每个LOT的整体良率及参数。通过大数据追踪，可以了解FAB工厂在制造中长期的工艺稳定性。通常需要确认：

- ▶ 平均值
- ▶ 数据分布范围
- ▶ 分布方差及Cp、Cpk
- ▶ 是否有突发异常
- ▶ 是否有良率和参数的单调变化倾向

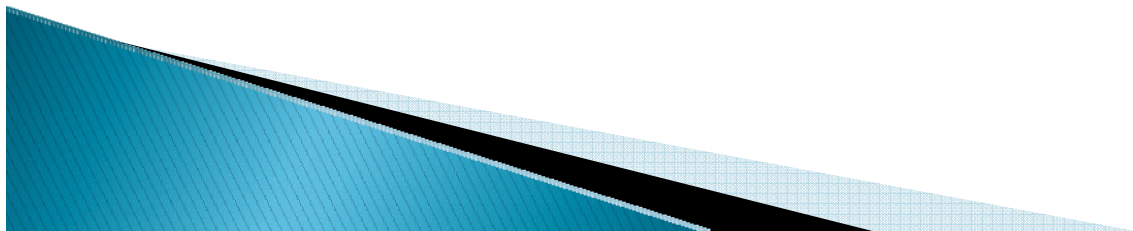


CP数据分析手段

测试工位一致性确认

由于CP测试通常是采用多工位的并行测试，所以各个工位之间的因为硬件等问题会对测试结果产生影响，所以必须追踪各个工位之间测试结果是否一致来判断，测试硬件是否存在问题

注) 各个工位之间的结果差异必须远小于Wafer面内、面间的分布差异，否则测试结果缺乏参考意义。通常是用标准方差进行比较，工位间差异的方差至少小于其他分部方差的20%甚至10%

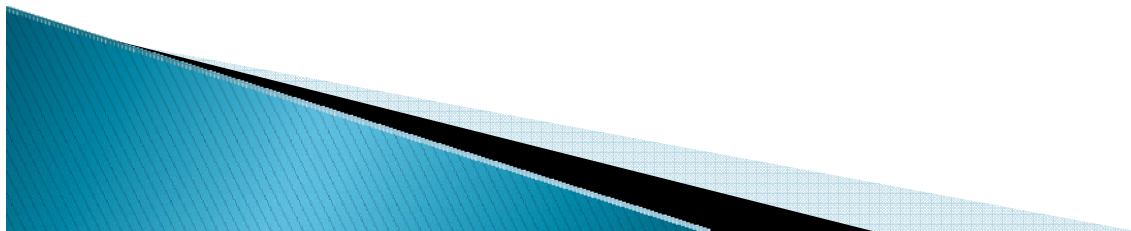


CP数据分析手段

CP结果和WAT数据的关联性确认

以Wafer或LOT为单位，确认CP测试结果的良率及参数和对应的WAT数据的关联，通常通过这种方法可以了解到，具体工艺条件对芯片性能的影响，不仅能够为品质问题调查提供线索，而且可以为芯片设计的优化提供重要的参考

一般WAT数据是面内测5点，所以有条件的话，需要把Wafer分割成相应5个区域，计算各自的良率和平均参数，然后进行一一对比

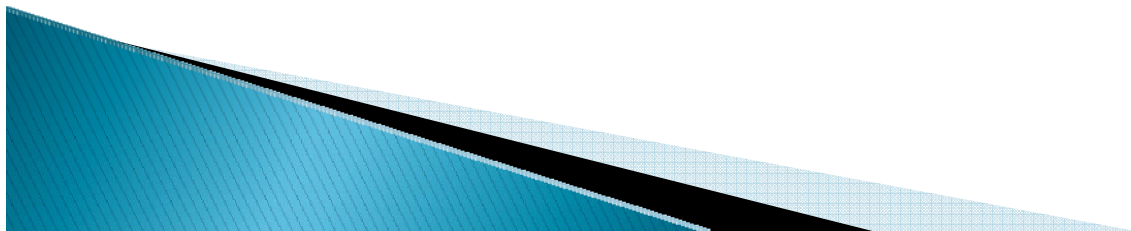


CP数据分析手段

CP结果和FT数据的关联性确认

通过对比CP和FT之间良率和参数的变化，可以追踪封装的工艺水准和对最终良率的影响

注) 由于CP测试和FT测试采用的方法和测试条件不尽相同，所以不可以简单地用CP良率减FT良率作为封装的fail率，但两者通常会有较密切的关系。具体关系需要通过大数据分析计算获得



CP数据分析报告案例

