

# FY93-IC 封測人才培訓評量--勤益測試培訓班(一)

選擇題請將答案填至括號內，非選擇題直接作答於該題空白處，考試時間一小時三十分鐘

I-選擇題 (共 30 題單選題，每題 2 分，答錯不扣分)

- 【 】 1. (a)將輸出端負載的電壓回復為零 (b)將輸入電壓準位(VIL/VIH)設成 0V  
(c)將測試機所有的輸入/輸出腳回復成未驅動前的狀態 (d)將輸入電壓(VDD)移開，  
以上為測試結束時的關閉測試電源(power down)的過程，請排列出正確的過程：
- (1) abdc
  - (2) bcda
  - (3) cabd
  - (4) dbac
- 【 】 2. 快速傅利葉轉換必須符合何種條件？
- (1)頻率小於 100MHz
  - (2)頻率大於 100MHz
  - (3)取樣頻率為 10 的整數倍
  - (4)取樣頻率為 2 的 n 次方
- 【 】 3. 能保護 IC 免於靜電釋放(ElectroStatic Discharge )傷害的電路位於：
- (1)內層的邏輯電路
  - (2)內層的類比電路
  - (3)輸入/出端的二極體
  - (4)輸入/出端的匹配電路
- 【 】 4. 有一顆記憶體的容量標示為 4K\*8 bits ,此顆記憶體有幾條資料線？
- (1) 8
  - (2) 9
  - (3)10
  - (4)11
- 【 】 5. 在 IC 的測試流程中，Wafer Accept Test，Chip Probe，Functional Test，Scan Test，Reliability Test 等測試中，在 IC 封裝(package)之前做的測試有幾個？
- (1) 1 個
  - (2) 2 個
  - (3) 3 個
  - (4) 4 個

## FY93-IC 封測人才培訓評量--勤益測試培訓班(一)

- 【 】 6. 對於 MOSFET 之測試條件，下列何者描述正確？
- (1)測試集源極崩潰電壓 BVDSS 時，須 G-S 端開路，提供一 ID 電流測試
  - (2)測試集源極導通電流 IDON 時，只須提供提供 VDS
  - (3)測試集源極導通阻抗 RDON 時，須提供 VGS 及 ID
  - (4)測試集源極漏電電流 IDSS 時，G-S 端須短路，並提供 VGS 測試
- 【 】 7. 若待測 IC 含有同樣電位的數位電壓源與類比電壓源，測試時最好使用兩組不同的 DPS 來供應電壓源，若受限於機台只能用一組 DPS 來供應電壓源，請問數位電壓源與類比電壓源間可以用什麼元件來隔離雜訊？
- (1)電容
  - (2)電阻
  - (3)緩衝器 Buffer
  - (4)電感
- 【 】 8. 下列何者具有 IO 功能，而且在設計上是會與主機電腦連線？
- (1)終端機
  - (2)印表機
  - (3)連接阜
  - (4)滑鼠
- 【 】 9. 依下列的宣告和敘述, `char str[]=" \ c:\abc.dat" ; printf( "%s\n" ,str);` 輸出結果為：
- (1)字串中有非法字元
  - (2) B. \ c:\abc.dat"
  - (3) " C:\abc.dat"
  - (4) " c:\abc.dat"
- 【 】 10. 在 Advantest T6600/T6500 測試設備系列中，最多可以安裝32個DPS。請問每個DPS 最大的供應電流為何？
- (1) 1A
  - (2) 2A
  - (3) 4A
  - (4) 8A
- 【 】 11. 請指出這個符號 ( ;)在 Advantest TDL pattern 程式中的意義：
- (1) line end
  - (2) program end
  - (3) line start
  - (4) mark

## FY93-IC 封測人才培訓評量--勤益測試培訓班(一)

- 【 】 12. 接點測試可以幫助我們確認 DUT(Device Under Testing) 與系統之間的連接好壞。假設提供 100uA 給被測試的接腳，那接點測試良好的範圍應該為？
- (1) 0.2V~1.5V
  - (2) -1.5V~-0.2V
  - (3) -0.2V~0.2V
  - (4) -1.5V~1.5V
- 【 】 13. 暫存器庫 1 的 R0~R7(即 RS0=1,RS1=0) 在記憶體 RAM 中之排列位置為何？
- (1) 0H~7H
  - (2) 8H~FH
  - (3) 10H~17H
  - (4) 18H~1FH
- 【 】 14. 依據下列程式，位址 28H 的資料記憶體最後會存入何值？
- ```
BUF EQU 28H
MOV R0,#BUF
MOV 20H,#5AH
MOV A,20H
SWAP A
ANL A,#0FH
MOV @R0,A
```
- (1) 0FH
  - (2) 05H
  - (3) 0AH
  - (4) 5AH
- 【 】 15. 測試過程中用來分類待測元件好壞的設備：
- (1) PE card
  - (2) Handler
  - (3) Load board
  - (4) Probe card
- 【 】 16. 通常哪一測試項目會是測試程式中的首項？
- (1) Open/Short
  - (2) Leakage
  - (3) Function
  - (4) 以上皆非

## FY93-IC 封測人才培訓評量--勤益測試培訓班(一)

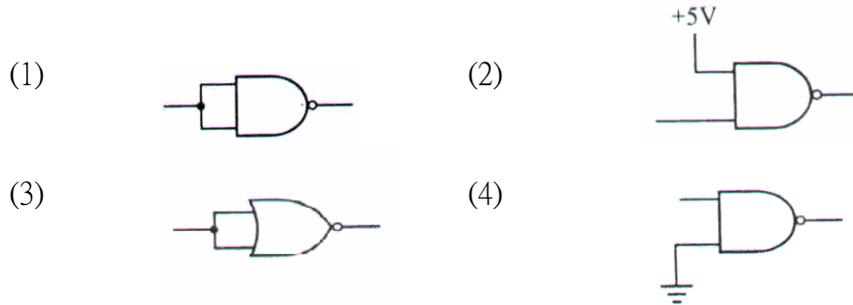
- 【 】 17. 調整 Probe card 需用何種治/工具？
- (1)超音波震盪機
  - (2)光罩
  - (3)電表
  - (4)以上皆是
- 【 】 18. 理想運算放大器之輸入阻抗  $R_i$  為何？
- (1) $\infty$
  - (2)0
  - (3)1
  - (4)以上皆非
- 【 】 19. 對於 PMOS 開關，欲使 PMOS 導通時，其閘級(G)應加何種電壓？
- (1) 0 電壓
  - (2)正電壓
  - (3)負電壓
  - (4)以上皆非
- 【 】 20. 在積體電路相關產業中，「晶圓專業代工」又稱為？
- (1) EDA
  - (2) Vender
  - (3) Fabless
  - (4) Foundry
- 【 】 21. 在積體電路中，由於寄生 SCR 會使 CMOS 積體電路燒毀之現象稱為；
- (1) Latch-Up
  - (2) Guard-Ring
  - (3) Metal-Migration
  - (4) Infant Mortality
- 【 】 22. 指針式三用電表用歐姆檔量測 LED(發光二極體)時：
- (1)紅棒接 LED 之陰極(K)，黑棒接陽極(P)
  - (2)紅棒接陽極，黑棒接陰極
  - (3)隨意並聯，LED 就會發亮(導通)
  - (4)以上皆非

## FY93-IC 封測人才培訓評量--勤益測試培訓班(一)

【 】 23. 雙跡示波器使用時，波形有斷續現象，應調整：

- (1)延遲掃描(delay sweep)
- (2)觸發位準(trigger level)
- (3)CHOP 與 ALT
- (4)時基(Time Base)控制鈕。

【 】 24. 欲用 NAND 或 NOR 閘組成反相器 (NOT Gate)，下列何種接法是錯誤？



【 】 25.  $Y = \bar{Y}\bar{Z} + Y\bar{Z} + XY + XYZ$  的最簡式為：

- (1)  $\bar{Y}\bar{Z} + Y\bar{Z} + XY$
- (2)  $\bar{Z} + XY$
- (3)  $\bar{X}\bar{Z} + X\bar{Z} + XY$
- (4)  $\bar{Z} + Y$

【 】 26. 關於 Boundary Scan 下列敘述何者正確？

- (1)由JATG 提出，用來解決電路板及 IC 測試的問題
- (2)為 IEEE 1148.7 的規範
- (3)有8 個測試資料匯流排
- (4)以上皆是。

【 】 27. 請問 LFSR(Linear Feedback Shift Register)可作為何用？

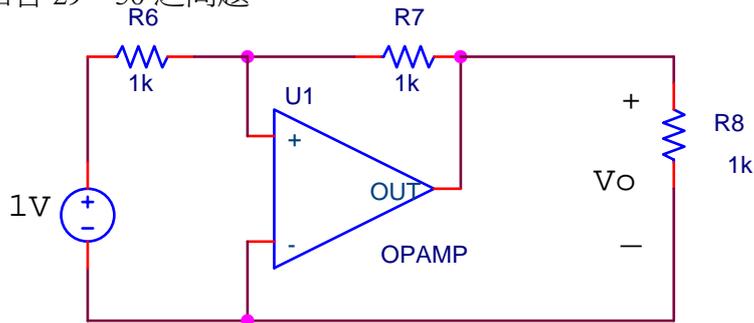
- (1)計數器
- (3)信號產生器
- (4)放大器
- (5)以上皆是

## FY93-IC 封測人才培訓評量--勤益測試培訓班(一)

【 】 28. 請問下列何者正確？

- (1) 若 IC 製造良率越高，則 Fault coverage 越高
- (2) 爲了降低 Defect level，改進 IC 製造良率比改良 Fault coverage 有效
- (3) 爲了降低 Defect level，改進 Fault coverage 比改進 IC 製造良率有效
- (4) 以上皆非。

如<圖二>所示請回答 29、30 之問題：



<圖二>

【 】 29. 圖二  $V_o$  爲：

- (1) 1 V
- (2) 2 V
- (3) 4 V
- (4) 6 V

【 】 30. 圖二  $R_6$  電流爲：

- (1) 1mA
- (2) 2mA
- (3) 3mA
- (4) 4mA

# FY93-IC 封測人才培訓評量--勤益測試培訓班(一)

## II-非選擇題 (共 5 題，每題 8 分)

1. 針測機在測試晶片發生開路/短路失敗(open/short fail)如何確認原因?

2. 使用指針式三用表作電路的導通測試，須注意些什麼？

3. (1)電容之特性及電感特性?

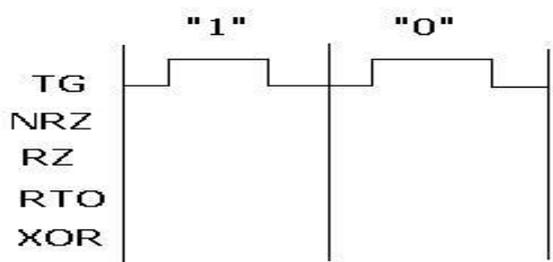
(2)電壓及電流之有效值(rms)值，直流值(dc)定義?

## FY93-IC 封測人才培訓評量--勤益測試培訓班(一)

4. 「積體電路」相較於傳統「獨立元件式電路」，有何優點？

5. (1)請寫出下列名詞之英文全名：

NRZ, RZ, RTO, XOR



波形於下圖中 (TG: Timing  
與 TG 的 Rising Edge、Falling Edge 同步)

## FY93-IC 封測人才培訓評量--勤益測試培訓班(二)

選擇題請將答案填至括號內，非選擇題直接作答於該題空白處，考試時間一小時二十分鐘

### Part I-選擇題 (共 30 題單選題，每題 2 分，答錯不扣分)

- 【 】 1. DUT 在測試機上執行 opens/shorts 測試時,首先應將 DUT 所有的接腳置於下列何種狀態?  
(a)連接到 VDD (b)連接到 GND  
(c)不用理會 (d)floating
- 【 】 2. 溫度對漏電流測試(leakage current test) 的影響：  
(a)溫度愈高 leakage current 愈大 (b)溫度愈高 leakage current 愈小  
(c)沒有影響 (d)影響可完全忽略
- 【 】 3. 假如 VIH 測試由定在 2.0 V 的 VIH 產生，並且測試的結果是故障(failure)，請問下列何種方法可驗證故障原因為 VIH 準位所造成？  
(a)降低 VIH 電壓為 0.4 V (b)把 VIH 電壓提升到 VDD  
(c)把 VDD 電壓提升高 0.4 V (d)以上皆非
- 【 】 4. 晶片測試廠房大都為 Class1000 的潔淨室，請問 Class1000 是代表潔淨室中 $\geq 0.5\mu\text{m}$  與 $\geq 5\mu\text{m}$  粒子數分別為何？  
(a) $\leq 10000$ ， $\leq 65$  (b) $\leq 1000$ ， $\leq 10$   
(c) $\leq 100$ ， $\leq 1$  (d) $\leq 10$ ， $\leq 0$
- 【 】 5. IC 測試中以下那一項目會影響到出貨品質？  
(a)誤率 (b)誤放  
(c)良率 (d)以上皆是
- 【 】 6. 對於 MOSFET 之特性，下列何者描述有誤？  
(a)於測試漏電流時，測試環境溫度越高，漏電流越高  
(b)於測試導通電流時，測試環境溫度越高，導通電流越低  
(c)於測試導通阻抗(RDSON)時，測試環境溫度越高，導通阻抗越高  
(d)於測試崩潰電壓時，測試環境溫度越高，崩潰電壓越高
- 【 】 7. 那項不是直接改善錯誤涵蓋率(fault coverage)的方法？  
(a)可測性設計(testable design) (b)增加測試向量  
(c)執行 ATPG (d)執行錯誤模擬(fault simulation)
- 【 】 8. 使用者與 Windows XP 作業系統的互動是透過？  
(a)GUI (b)Gooie  
(c)滑鼠介面 (d)容易使用的功能表

## FY93-IC 封測人才培訓評量--勤益測試培訓班(二)

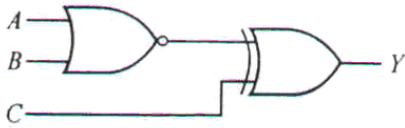
- 【 】 9. 在 C 語言的 if 敘述中,用作判斷的運算式為?  
(a)關係運算式 (b)邏輯運算式  
(c)算術運算式 (d)任意運算式
- 【 】 10. 若已經有 int \*p , a ; 則敘述 p=&a 中的運算子 “&” 是何含義?  
(a)位元 and 運算 (b)邏輯 and 運算  
(c)取指標內容 (d)取變數位址
- 【 】 11. Advantest TDL 測試語言中,我們可以分為主程式以及 pattern 程式,而 pattern 程式必須行編譯(compiler)。編譯的指令為?  
(a)trans (b)transfer  
(c)trans66 (d)tool
- 【 】 12. 請指出這個符號 (;)在 Advantest TDL 主程式中的意義?  
(a)line end (b)program end  
(c)line start (d)mark
- 【 】 13. 如果定義 “IDXI #6” 在 Advantest TDL 的 pattern 程式中,那表示在那一行的動作會被執行幾次?  
(a)5 (b)6  
(c)7 (d)8
- 【 】 14. 以下何者不是測試機上的機構或單元?  
(a)Pattern memory (b)Timing set memory  
(c)Probe card (d)Bin box
- 【 】 15. FT 測試時用來承載 IC 的治具?  
(a)Socket (b)Contact block  
(c)Spider (d)Pogo pin
- 【 】 16. 以下何者為 TCP 包裝之規格?  
(a)48mm (b)35mm  
(c)70mm (d)以上皆是
- 【 】 17. 那一個 IC 負責把 BCD 碼轉成七段碼?  
(a)74LS139 (b)74LS47  
(c)ADC0804 (d)CS9012

## FY93-IC 封測人才培訓評量--勤益測試培訓班(二)

- 【 】 18. 下面程式片斷執行後 R5= ?  
MOV A,#10  
MOV R5,#10  
ADD A,R5  
(a)30 (b)42  
(c)10 (d)35
- 【 】 19. P 型半導體材料之多數載子為何？  
(a)電子 (b)電洞  
(c)原子 (d)中子
- 【 】 20. NMOS FET 當開關，其傳送信號為何？  
(a)強 1 弱 0 (b)強 1 強 0  
(c)弱 1 弱 0 (d)弱 1 強 0
- 【 】 21. 欲測量的測量質與實際值的接近程度稱為？  
(a)準確度(accuracy) (b)精密度(precision)  
(c)可靠度(reliability) (d)解析度(resolution)
- 【 】 22. 雙跡示波器使用時，波形有斷續現象，應調整？  
(a)延遲掃描(delay sweep) (b)觸發位準(trigger level)  
(c)CHOP 與 ALT (d)時基(Time Base)控制鈕
- 【 】 23. 頻譜分析儀顯示的波形中，其水平軸是？  
(a)時間 (b)電壓  
(c)頻率 (d)波長
- 【 】 24. 有關積體電路製程技術，「深次微米 (Deep Submicron)」是指元件大小為何？  
(a)元件大小  $\geq 1 \mu\text{m}$  (b)元件大小  $< 0.5 \mu\text{m}$   
(c)元件大小  $< 10 \text{nm}$  (d) $0.5 \mu\text{m} \leq$  元件大小  $< 1 \mu\text{m}$
- 【 】 25. 目前應用最廣之積體電路技術為？  
(a)CMOS 製程 (b)NMOS 製程  
(c)BiCMOS 製程 (d)矽鍺製程。
- 【 】 26. 下列何者不屬於積體電路設計規則之要求？  
(a)Minimum Spacing (b)Minimum Width  
(c)Height (d)Enclosure
- 【 】 27. 有關互斥或邏輯運算，下列何者為真？  
(a)  $1 \quad 1 = 1$  (b)  $1 \quad 0 = 0$   
(c)  $0 \quad 0 = 0$  (d)  $0 \quad 1 = 0$

## FY93-IC 封測人才培訓評量--勤益測試培訓班(二)

【 】 28. 如(圖一), 若  $C=0$  時, 輸出  $Y$  等於:



(圖一)

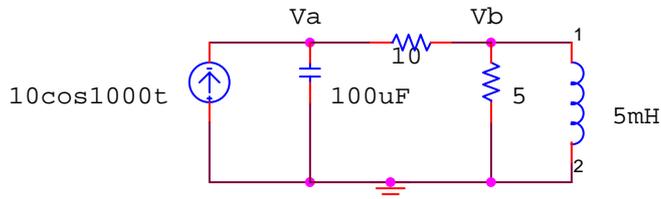
- |                             |                         |
|-----------------------------|-------------------------|
| (a) $\bar{A} \cdot \bar{B}$ | (b) $\bar{A} \cdot B$   |
| (c) $A \cdot B$             | (d) $\bar{A} + \bar{B}$ |

【 】 29. 如(圖二)  $V_a$  振幅?

- |             |             |
|-------------|-------------|
| (a) 87.5 V  | (b) 97.75 V |
| (c) 91.75 V | (d) 95.75 V |

【 】 30. 如(圖二)  $V_a$  相位?

- |          |            |
|----------|------------|
| (a) 30 度 | (b) 47.7 度 |
| (c) 57 度 | (d) 57.7 度 |



(圖二)

### Part II-非選擇題(共 5 題, 每題 8 分)

- 壹. (1) 請描述直流測試(DC Test)項目通常會測那些至少舉出 4 項?  
 (2) 請描述交流測試(AC Test)項目通常會測那些至少舉出 4 項?

- 貳. (1) 爲什麼我們需要可測試設計?  
 (2) 可測試設計在下列那些項目中可以獲得好處?(複選)  
 (a) performance, (b) area, (c) test cost, (d) product quality, (e) design cycle.

## FY93-IC 封測人才培訓評量--勤益測試培訓班(二)

參. 試設計一程式,能印出 1 至 100 中數值為奇數之和及數值為偶數之和?

肆. 量測數位邏輯電路的工作狀況可用哪些儀表?

伍. 寫出類比對數位轉換 IC ADC0804 負責下列功能的各支接腳:

(1)觸發轉換 (2)讀取轉換結果 (3)通知轉換完成

# FY93-IC 封測人才培訓評量—交大測試培訓班

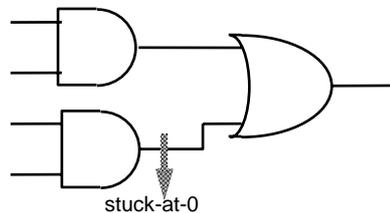
選擇題請將答案填至括號內，非選擇題直接作答於該題空白處，考試時間一小時三十分鐘

## Part I-選擇題 (共 30 題單選題，每題 2 分，答錯不扣分)

- 【 】 1. 溫度對開路/短路測試(open/ short) test 的影響：  
(a) 容易造成 open fail (b) 容易造成 short fail  
(c) 容易造成誤放(under kill) (d) 沒有影響
- 【 】 2. 針測機與主機連接介面(interface)使用：  
(a) 並列傳輸介面 (b) RS232 介面  
(c) GPIB 介面 (d) 以上皆是
- 【 】 3. 一般測試程式的第一個測試項目為何者？  
(a) 漏電流測試 (b) 耗電流測試  
(c) 功能測試 function test (d) 開路/短路測試 OPEN/SHORT test
- 【 】 4. 在測試工程裡作 AC 測試時，請問在一個參考電壓到達預期某一特定電壓點之後，這個信號還要能維持一定的時間，這個時間叫作：  
(a) Setup time (b) Propagation time  
(c) Minimum pulse width time (d) 以上皆非
- 【 】 5. 請問那一個不是記憶體測試法則 (memory test algorithm) ？  
(a) SCAN (b) Butterfly  
(c) March (d) Walking
- 【 】 6. CMOS 元件的電流消耗比較大者為何？  
(a) 穩態電流(Condition Current) (b) 雜散電容充放電電流  
(c) 固定消耗電流 (d) 以上皆非
- 【 】 7. 下列何者是特殊應用規格積體電路(ASIC,Application Specific Integrated Circuit)的優點？  
(a) 在單位面積內,元件閘數較多 (b) 電路訊號延遲小  
(c) 成本較低 (d) 以上皆是
- 【 】 8. 與 n-MOS 數位電路比較以下何者不是 CMOS 數位電路的優點？  
(a) 面積較小 (b) 無靜態功率消耗  
(c) 較大的 Noise margins (d) 可操作電壓範圍較大
- 【 】 9. 以下何者不是好的佈局方法(layout style)？  
(a) 避免直角轉彎  
(b) 使用較細的導線傳導信號  
(c) 使用細的 poly 導線傳導 power (VDD/VSS)  
(d) 使用較粗的 metal 導線傳導 power (VDD/VSS)

## FY93-IC 封測人才培訓評量—交大測試培訓班

- 【 】 10. 在 CMOS 積體電路中為了省面積或提高操作速度，一般喜歡使用何種 standard CMOS logic set 來設計 logic function ?
- (a) {NOR} (b) {NAND}  
(c) {AND, OR} (d) {OR, INVERTER}
- 【 】 11. 與標準 CMOS logic 相較，下列何者不是 Domino logic circuits 的優點？
- (a) 高速 (b) 輸入電容小  
(c) 可製作任意 Boolean equation (d) 面積小
- 【 】 12. 給予一個邏輯電路(如下圖)，下列那一個圖樣不能偵測所指定的固零值障礙(Stuck-at-0 fault) ?
- (a) 0011 (b) 0111  
(c) 1011 (d) 1111



- 【 】 13. 同上題電路，經由障礙合併可以以代表質障礙(the representative set of prime fault, RSP 表示，請問 RSPF 可從全部的固值障礙 14 個縮減成幾個？
- (a) 4 (b) 5  
(c) 6 (d) 7
- 【 】 14. 在測試時，是基於下列何者理由，我們須暫停內部振盪器或時鐘電路？
- (a) 功能誤差(Function-incorrect) (b) 燒毀(Burned out)  
(c) 同步(Synchronization) (d) 排線競爭(Bus contention)
- 【 】 15. 邊界掃描標準(The standard of test access port and boundary-scan architecture IEEE 1149.1)可用在何時？
- (a) 內建自我測試(BIST) (b) 崩應(Burn-in)  
(c) 現場測試(Field test) (d) 以上皆是
- 【 】 16. 下列何者資料壓縮技術最常用在內建自我測試(BIST)？
- (a) 數一的個數(Ones-Counting) (b) 數轉態的個數(Transition-Counting)  
(c) 特徵檢驗(Syndrome-Checking) (d) 簽名分析(Signature-Analysis)
- 【 】 17. 頻率量測中，若不考慮信號雜訊，待測信號頻率為 100MHz，量測時間為 1ms，則量測誤差為？
- (a)  $10^{-1}$  (b)  $10^{-3}$   
(c)  $10^{-5}$  (d)  $10^{-7}$

## FY93-IC 封測人才培訓評量—交大測試培訓班

- 【 】 18.若電器的輸入正弦波 RMS 電壓為 110V，電流為 1A 的系統，若電壓與電流間的角度差為 30 度，則此電器消耗？
- (a) 110W (b) 55W  
(c) 93.5W (d) 78.6W
- 【 】 19.若一個輸入為 6-10V、輸出為 5V、最大輸出電流為 1A 的穩壓器，若負載為 1A 的情況下，若 (輸入、輸出) 的關係為 (6V、4.8V) (10V、5.2V) 則：
- (a) Load Regulation=8% (b) Load Regulation=10%  
(c) Line Regulation=8% (d) Line Regulation =10%
- 【 】 20.針對一個放大倍率為 100 的放大器，當電源供應雜訊為 0.5V 時，輸出雜訊為 50mV，則此電路的 PSRR (取正數) 為？
- (a) 20dB (b) 40dB  
(c) 60dB (d) 80dB
- 【 】 21.當一個 4-Bit ADC 有 2LSB 的 Gain Error 時，對一個理想的 Ramp Wave 均勻取樣 1024 次，下列 Code Frequency 為誤( $CF(n)$ 為 Code n 之 Frequency)？
- (a)  $CF(12)=64$  (b)  $CF(13)=73$   
(c)  $CF(14)=0$  (d)  $CF(15)=0$
- 【 】 22.Flash 測試的主要項目大致有：1.FT1 2.CP1 3.FT2 4.CP2 5.Burn in 6.Bake  
請問下列流程順序何者為是？
- (a) 123456 (b) 214356  
(c) 264153 (d) 241356
- 【 】 23.如果做 Continuity tests 時，當 PMU force +100uA 時，某 pin 的測量電壓為 1.5V，請問這是屬於那一種 Fail？
- (a) Open Fail (b) Short Fail  
(c) AC Fail (d) Voltage Fail
- 【 】 24.當 cycle period 設為 20ns，則其相等於多少 MHz？
- (a) 20 (b) 2  
(c) 50 (d) 5
- 【 】 25.IOH 及 IOL 的電流方向下列敘述何者正確？
- (a) IOH:待測物流向機台,IOL:機台流向待測物  
(b) IOH: 機台流向待測物,IOL 待測物流向機台  
(c) IOH: 待測物流向機台,IOL: 待測物流向機台  
(d) IOH: 機台流向待測物,IOL:機台流向待測物

## FY93-IC 封測人才培訓評量—交大測試培訓班

- 【 】 26. Which item below is NOT developed for the 4<sup>th</sup> Generation Computers ?
- (a) IBM PC (b) LAN  
(c) Network Computing (d) Operating
- 【 】 27. Which items below are NOT considered a KEY factor to lower the Cost of Test (COT) by test engineers ?
- (a) Test Time Reduction (b) Multiple-Site Testing  
(c) Select a Low cost Tester (d) Yield Improvement
- 【 】 28. Which test item below is NOT a part of device spec. ?
- (a) Continuity (b) Input Leakage  
(c) Idd (d) Vih/Vil
- 【 】 29. Please select the correct statement listed below:
- (a) Program a flash cell is to write the cell to a '1'  
(b) Erasing a flash cell is to write the cell to a '1'  
(c) Program a flash cell is followed by a read operation  
(d) Erasing a flash cell is to write the cell to a '0'
- 【 】 30. Which item below is unique fault found in DRAM devices only?
- (a) Sense Amp fault (b) Refresh recovery fault  
(c) Address decoder fault (d) Neighborhood pattern sensitive fault

## FY93-IC 封測人才培訓評量—交大測試培訓班

Part II-非選擇題(共 5 題，每題 8 分)

壹. 請描述 IC 開發流程？

貳. 請列舉並說明出兩種 ROM 測試方法,並簡述優缺點？

參. 若一個輸入為 6-9V、輸出為  $5V \pm 5\%$ 、最大輸出電流為 1A、最小輸出電流為 1mA 的穩壓器，針對下列測試表列，求出 (A) Load Regulation (B) Line Regulation (每小題四分)

| Vin   | Load | Vout  | Vin  | Load  | Vout  |
|-------|------|-------|------|-------|-------|
| 5.4V. | 1A   | 4.6V  | 6.0V | 1mA   | 5.2V  |
| 5.6V. | 1A   | 4.7V  | 6.0V | 5mA   | 5.15V |
| 5.8V  | 1A   | 4.8V  | 6.0V | 10mA  | 5.1V  |
| 6.0V  | 1A   | 4.9V  | 6.0V | 50mA  | 5.05V |
| 7.0V  | 1A   | 5.0V  | 6.0V | 100mA | 5.0V  |
| 8.0V  | 1A   | 5.1V  | 6.0V | 500mA | 4.95V |
| 9.0V  | 1A   | 5.15V | 6.0V | 1A    | 4.9V  |

## FY93-IC 封測人才培訓評量—交大測試培訓班

肆. (一)某產品的 Data Sheet 如下，試寫出其 CMOS Static IDD 及 leakage 的 PMU 設定。  
(每空格 2 分)

| Symbol           | Parameter                                    | Limits |      |       | PMUTEST standby_pmu =<br>{<br>PINS = VCC0;<br>FORCE = 3.75V;<br>ULIMIT = _____;<br>_____<br>LLIMIT = IGNORE;<br>RANGE = R250UA;<br>DELAY = 10ms;<br>SAMPLES = 1;<br>};                                                                                                                                                                                                    | PMUTEST leakage_pmu =<br>{<br>PINS = INPUTS;<br>FORCE = 0V;<br>ULIMIT = _____;<br>LLIMIT = -1uA;<br>RANGE = R2.5UA;<br>DELAY = 0ms;<br>SAMPLES = 1;<br>PINMODE = SEQ;<br>}; |
|------------------|----------------------------------------------|--------|------|-------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
|                  |                                              | Min    | Max  | Units |                                                                                                                                                                                                                                                                                                                                                                           |                                                                                                                                                                             |
| I <sub>DD</sub>  | Power Supply Current                         |        |      |       | V <sub>DD</sub> = V <sub>DD</sub> Min.<br>V <sub>DD</sub> = V <sub>DD</sub> Max.<br>I <sub>OL</sub> = 2.1 mA, V <sub>DD</sub> = V <sub>DD</sub> Min.<br>I <sub>OH</sub> = -400μA, V <sub>DD</sub> = V <sub>DD</sub> Min.<br>CE# = OE# = V <sub>IL</sub> , WE# = V <sub>IH</sub><br>CE# = OE# = V <sub>IL</sub> , WE# = V <sub>IH</sub> , A <sub>0</sub> = V <sub>IH</sub> |                                                                                                                                                                             |
|                  | Read                                         |        | 20   | mA    |                                                                                                                                                                                                                                                                                                                                                                           |                                                                                                                                                                             |
| Write            |                                              | 20     | mA   |       |                                                                                                                                                                                                                                                                                                                                                                           |                                                                                                                                                                             |
| I <sub>SB1</sub> | Standby V <sub>DD</sub> Current (TTL input)  |        | 3    | mA    |                                                                                                                                                                                                                                                                                                                                                                           |                                                                                                                                                                             |
| I <sub>SB2</sub> | Standby V <sub>DD</sub> Current (CMOS input) |        | 100  | μA    |                                                                                                                                                                                                                                                                                                                                                                           |                                                                                                                                                                             |
| I <sub>LI</sub>  | Input Leakage Current                        |        | 1    | μA    |                                                                                                                                                                                                                                                                                                                                                                           |                                                                                                                                                                             |
| I <sub>LO</sub>  | Output Leakage Current                       |        | 1    | μA    |                                                                                                                                                                                                                                                                                                                                                                           |                                                                                                                                                                             |
| V <sub>IL</sub>  | Input Low Voltage                            | 2.0    | 0.8  | V     |                                                                                                                                                                                                                                                                                                                                                                           |                                                                                                                                                                             |
| V <sub>IH</sub>  | Input High Voltage                           |        |      | V     |                                                                                                                                                                                                                                                                                                                                                                           |                                                                                                                                                                             |
| V <sub>OL</sub>  | Output Low Voltage                           |        | 0.4  | V     |                                                                                                                                                                                                                                                                                                                                                                           |                                                                                                                                                                             |
| V <sub>OH</sub>  | Output High Voltage                          | 2.4    |      | V     |                                                                                                                                                                                                                                                                                                                                                                           |                                                                                                                                                                             |
| V <sub>H</sub>   | Supervoltage for A <sub>0</sub> pin          | 11.4   | 12.6 | V     |                                                                                                                                                                                                                                                                                                                                                                           |                                                                                                                                                                             |
| I <sub>H</sub>   | Supervoltage Current for A <sub>0</sub> pin  |        | 200  | μA    |                                                                                                                                                                                                                                                                                                                                                                           |                                                                                                                                                                             |

(二)Kalos 每一 Site 有幾個 \_\_\_\_\_ channel, 幾組 \_\_\_\_\_ power

伍. 繪出 Boolean equation =  $A + \overline{(B + C)}D$  的標準 CMOS Complex gate 電路圖。

# FY93-IC 封測人才培訓評量—中山測試培訓班

選擇題請將答案填至括號內，非選擇題直接作答於該題空白處，考試時間一小時三十分鐘

## Part I-選擇題 (共 30 題單選題，每題 2 分，答錯不扣分)

- 【 】 1. 晶片測試廠房大都為 Class1000 的潔淨室，請問 Class1000 是代表潔淨室中  $\geq 0.5\mu\text{m}$  與  $\geq 5\mu\text{m}$  粒子數分別為何？
- (a)  $\leq 10000$ ， $\leq 65$
  - (b)  $\leq 1000$ ， $\leq 10$
  - (c)  $\leq 100$ ， $\leq 1$
  - (d)  $\leq 10$ ， $\leq 0$
- 【 】 2. Read&Record 和 Go-Nogo Testing 相較之下,那一個需要花費較多的測試時間？(設同樣多的測試項時)
- (a) Read&Record
  - (b) Go-Nogo Testing
  - (c) 一樣多
  - (d) 無法比較
- 【 】 3. V/I source (DPS PMU DVI ...) 的 Kelvin Connection 的 Force 和 Sense 交會處要：
- (a) 離 DUT 越近越好
  - (b) 離 DUT 越遠越好
  - (c) 遠近沒有影響
  - (d) 不必交會
- 【 】 4. 在 Full Scan 的設計中，若 Scan Chain Length 為 10，要測試 20 個 Patterns，則至少需要幾個 Clock Cycle 才能完成 Scan Test？
- (a) 30
  - (b) 200
  - (c) 220
  - (d) 230
- 【 】 5. 測試工程師在評估用何種測試機台測試欲量產的待測物，以下那項不是直接要考慮的項目？
- (a) 產品的工作頻率
  - (b) 產品的測試 Pattern 取樣頻率
  - (c) 自動測試時可以搭配的自動測試分類機
  - (d) 測試機台的 Pattern Memory Length
- 【 】 6. 對於 MOSFET 之測試條件，下列何者描述正確？
- (a) 測試集源極崩潰電壓 BVDSS 時，須 G-S 端開路，提供一 ID 電流測試
  - (b) 測試集源極導通電流 IDON 時，只須提供提供 VDS
  - (c) 測試集源極導通阻抗 RDON 時，須提供 VGS 及 ID
  - (d) 測試集源極漏電電流 IDSS 時，G-S 端須短路，並提供 VGS 測試

## FY93-IC 封測人才培訓評量—中山測試培訓班

- 【 】 7. 反向器(inverter)在 CMOS 製程中,其結構為一組 PMOS 與 NMOS 所組成,則下列敘述何者為真?
- (a) PMOS 可提供較低的電壓損失,因此可用來輸出 HIGH
  - (b) NMOS 可提供較低的電壓損失,因此可用來輸出 HIGH
  - (c) NMOS 與 PMOS 的性能相同,因此可互換位置
  - (d) 以上皆非
- 【 】 8. 兩個 1u 法拉的電容並聯,等效於一個多少法拉的電容:
- (a) 0.5u 法拉
  - (b) 2u 法拉
  - (c) 1u 法拉
  - (d) 4u 法拉
- 【 】 9. 欲濾除電源雜訊及穩壓,可以在電源導線與電路的地線間接上:
- (a) 電阻
  - (b) 電感
  - (c) 二極體
  - (d) 電容
- 【 】 10. 當輸出是 logic 0 state, 哪一個測試項目用來保證正確的輸出電壓準位?
- (a) VIL
  - (b) VOL
  - (c) IOZL
  - (d) 以上皆非
- 【 】 11. 標準 TTL 的 input levels 是:
- (a)  $V_{IL}=1.5V(V_{DD}*0.3)$   $V_{DD}=5.0$   
 $V_{IH}=3.5V(V_{DD}*0.7)$   $V_{DD}=5.0$
  - (b)  $V_{IL}=0.4V$   
 $V_{IH}=2.0V$
  - (c)  $V_{IL}=0.8V$   
 $V_{IH}=2.4V$
  - (d) 以上皆非
- 【 】 12. 當我們要同時看到訊號的時脈和電壓,應該用:
- (a) 示波器
  - (b) 電壓計
  - (c) 功率計
  - (d) 網路分析儀

## FY93-IC 封測人才培訓評量—中山測試培訓班

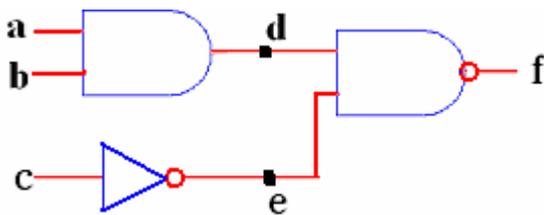
- 【 】 13. 設計高速電路時以下哪一個 PCB 的參數不在考慮之列？
- (a) Dielectri
  - (b) Layer
  - (c) Shield
  - (d) Shape
- 【 】 14. 以下哪一個與 DSP (Digital Signal Process)無關：
- (a) Amplifying
  - (b) Filtering
  - (c) DFT or FFT
  - (d) Adaptation
- 【 】 15. 愛德萬測試系統的操作介面名稱為何：
- (a) Visual Studio
  - (b) Windows XP
  - (c) Viewpoint
  - (d) Java
- 【 】 16. Open/Short 的測試中以下何者為非：
- (a) 使用 DPSVSVM 量測 Power pin
  - (b) 利用 MDC 量測一般 I/O pin
  - (c) UDC 可量測一般 I/O 訊號的 Open/Short
  - (d) 用 DPSVSIM 來量測 I/O Pin
- 【 】 17. 在 Functional 測試時需利用下列何指令載入所需的測試 Pattern：
- (a) MEASURE\_FT
  - (b) VECTORREG
  - (c) VECTORFILE
  - (d) MEASURE\_VM
- 【 】 18. 在位移運算中，運算數左移 2 位之結果相當於：
- (a) 運算數\*2
  - (b) 運算數\*4
  - (c) 運算數/2
  - (d) 運算數/4
- 【 】 19. 在 C 語言中，要儲存一含一有 10 個字元的字串，至少需要宣告大小為何的一維字元陣列：
- (a) 9
  - (b) 10
  - (c) 11
  - (d) 12

## FY93-IC 封測人才培訓評量—中山測試培訓班

- 【 】 20. 爲了降低光阻之駐波效應，可採取下列何種製程步驟：
- (a) 軟烤
  - (b) 硬烤
  - (c) 曝光後烤(PEB)
  - (d) 旋塗 HMDS
- 【 】 21. 去水烘烤後，通常會塗佈一層溶液以增加光阻與晶片之間的表面附著能力，該溶液爲：
- (a) TMAH
  - (b) BOE
  - (c) HMDS
  - (d) IPA
- 【 】 22. STI (shallow trench isolation)隔離製程較 LOCOS (local oxidation of silicon)隔離製程爲佳的理由中，不包含：
- (a) 製程較爲簡單
  - (b) 接面電容降低
  - (c) 熱預算較低
  - (d) Latch-up 的免疫力提高
- 【 】 23. 下列的二進位有號數(signed binary numbers)表示法，何者無正負 0 的問題？
- (a) 符號大小表示法(Signed-magnitude)
  - (b) 符號 2 的補數表示法(Signed-2' s complement)
  - (c) 符號 1 的補數表示法(Signed-1' s complement)
  - (d) 以上皆有正負 0 的問題
- 【 】 24. 下列何者不正確？
- (a)  $x + x' = 1$
  - (b)  $(x+y)' = x' y'$
  - (c)  $x+yz=(x+y)(x+z)$
  - (d)  $x \oplus 1=x$
- 【 】 25. 現今的 microprocessor 可應用於桌上型(desktop)電腦、伺服器(sever)以及嵌入式(embed)電腦。下列何者不是一般的嵌入式電腦所需要具備的特性：
- (a) 低成本
  - (b) 低功率
  - (c) 即時效能需求(real-time performance requirement)
  - (d) 極高的有效生產量(efficient throughput)
- 【 】 26. 下列何者不是 ARM architecture 的特性：
- (a) conditional execution of every instruction
  - (b) load-store architecture
  - (c) single-cycle execution of all instructions
  - (d) powerful load and store multiple register instructions

## FY93-IC 封測人才培訓評量—中山測試培訓班

- 【 】 27. 使用某 NMOS 作共源極放大器，若此 NMOS 之  $V_T = 1\text{ V}$ ，且閘極偏壓為  $3\text{ V}$ ，則汲極電壓須滿足：
- (a) 大於  $0\text{ V}$  即可
  - (b) 大於  $1\text{ V}$  即可
  - (c) 大於  $2\text{ V}$  即可
  - (d) 一定要大於  $3\text{ V}$
- 【 】 28. 數位電路中 BJT 電晶體不是處於飽和態就是處於關閉態中。若其處於飽和態時，其偏壓之狀態如何？
- (a) B-E 順偏，B-C 反偏
  - (b) B-E 反偏，B-C 順偏
  - (c) B-E 反偏，B-C 反偏
  - (d) B-E 順偏，B-C 順偏
- 【 】 29. 參考(圖一)。下列那一組輸入可以偵測到 e 點 s-a-1 的錯誤？
- (a) abc=000
  - (b) abc=010
  - (c) abc=110
  - (d) abc=111
- 【 】 30. 參考(圖一)。f 點 s-a-0 不能被下列那一組輸入偵測到？
- (a) abc=000
  - (b) abc=001
  - (c) abc=111
  - (d) abc=110



(圖一)

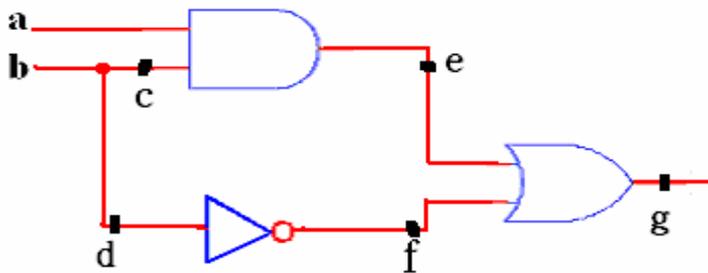
# FY93-IC 封測人才培訓評量—中山測試培訓班

Part II-非選擇題(共 5 題，每題 8 分)

壹. 請描述 IC 開發流程？

貳. 請簡略說明在測試程式 debugging 過程中使用 Shmoo plot 的主要用意為何？

參. 如下圖。請問 c 點 s-a-1 是否可被偵測？為什麼？



## FY93-IC 封測人才培訓評量—中山測試培訓班

肆. 固態電路中有哪些雜訊源？

伍. 下圖所示之電路中，若  $v_1 = 20 \text{ mV}$ ， $v_2 = 10 \text{ mV}$ ，則  $v_o$  為多少？

